

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-152912

(43)Date of publication of application : 16.06.1995

(51)Int.Cl.

G06T 7/00

G01B 11/24

(21)Application number : 05-301564

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 01.12.1993

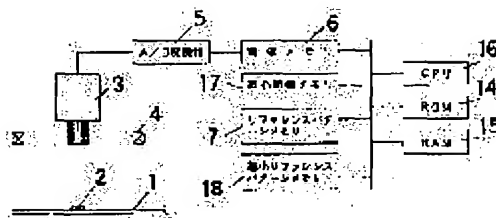
(72)Inventor : MATSUZAKI HIROFUMI

(54) PATTERN MATCHING METHOD

(57)Abstract:

PURPOSE: To greatly decrease an arithmetic quantity in a search area and to shorten processing time by performing pattern matching between a standard reference pattern and a standard image and specifying the position of a pattern to be inspected.

CONSTITUTION: Pattern matching between a reduced image in a reduced image memory 17 and a reduced reference pattern in a reduced reference pattern memory 18 is performed. The reduced image and reduced reference pattern are ninth in data amount as large as a standard image and the standard reference pattern. Then an area which is high in matching rate and its periphery are set as the search area. In the set search area, precise pattern matching between the standard image and the standard reference pattern in a reference pattern memory 18 is performed. This search area includes an area corresponding to the area showing the highest matching rate and the search area is narrow and small in calculation quantity, so the precision is excellent and the process time can be shortened.



LEGAL STATUS

[Date of request for examination] 09.03.1999

[Date of sending the examiner's decision of rejection] 06.11.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-152912

(43) 公開日 平成7年(1995)6月16日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 T 7/00				
G 0 1 B 11/24	F	9061-5L	G 0 6 F 15/ 70	4 5 5 A
		9287-5L	15/ 62	4 0 5 Z

審査請求 未請求 請求項の数 2 O L (全 7 頁)

(21) 出願番号 特願平5-301564

(22) 出願日 平成5年(1993)12月1日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 松崎 浩文

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

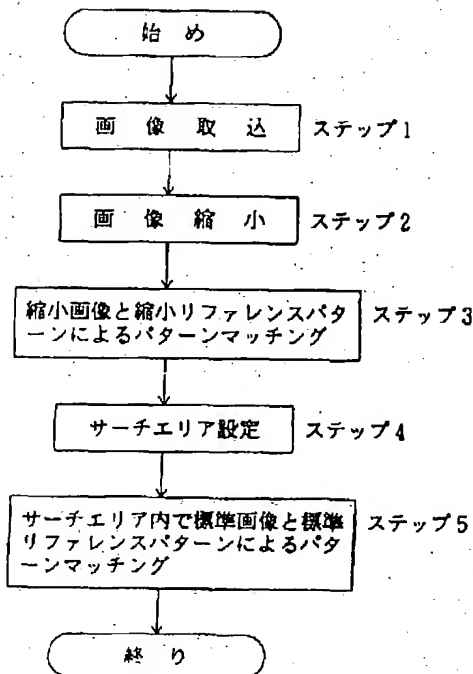
(74) 代理人 弁理士 小鍛治 明 (外2名)

(54) 【発明の名称】 パターンマッチング方法

(57) 【要約】

【目的】 パターンマッチングの処理時間を短縮する。

【構成】 被検査パターンを含むカメラ画像を標準画像として画像メモリに格納するステップと、画像メモリの標準画像を縮小した縮小画像を縮小画像メモリに格納するステップと、縮小画像と同一の縮小率で標準リファレンスパターンを縮小した縮小リファレンスパターンと、縮小画像メモリの縮小画像とによりパターンマッチングを行い、マッチング率が高いエリアとその周囲をサーチエリアに設定するステップと、設定されたサーチエリア内において、標準リファレンスパターンと標準画像とによりパターンマッチングを行い、被検査パターンの位置を特定するステップを有する。



1

【特許請求の範囲】

【請求項1】被検査パターンを含むカメラ画像を標準画像として画像メモリに格納するステップと、前記画像メモリ内の標準画像を縮小した縮小画像を縮小画像メモリに格納するステップと、前記縮小画像と同一の縮小率で標準リファレンスパターンを縮小した縮小リファレンスパターンと、前記縮小画像メモリの前記縮小画像とによりパターンマッチングを行い、マッチング率が高いエリアとその周囲をサーチエリアに設定するステップと、設定されたサーチエリア内において、標準リファレンスパターンと標準画像とによりパターンマッチングを行い、被検査パターンの位置を特定するステップを有することを特徴とするパターンマッチング方法。

【請求項2】被検査パターンを含むカメラ画像を標準画像として画像メモリに格納するステップと、前記画像メモリ内の標準画像を直交2方向に投影した投影データを生成するステップと、投影データと、標準リファレンスパターンを直交2方向に投影した投影リファレンスデータとをパターンマッチングして、マッチング率が高いエリアとその周囲をサーチエリアに設定するステップと、設定されたサーチエリア内において、標準リファレンスパターンと標準画像とによりパターンマッチングを行い、被検査パターンの位置を特定するステップを有することを特徴とするパターンマッチング方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、処理時間を短縮できるようにしたパターンマッチング方法に関するものである。

【0002】

【従来の技術】電子部品を製造したり、電子部品を基板上に実装する分野において、電子部品のリードや基板の位置決めマークなど様々な検査対象のパターン（被検査パターン）について、パターンマッチングを用いて位置の認識処理が施されている。

【0003】図11は、従来の認識装置のブロック図であり、1は基板、2は基板1に付された検査対象としての位置決めマーク、3は基板1を観察するカメラ、4は基板1に光を照射する光源、5はカメラ3が出力するアナログ画像信号をデジタル化するA/D変換器、6はA/D変換器5が出力する画像（標準画像）を記憶する画像メモリ、7は標準リファレンスパターンが格納されているリファレンスパターンメモリ、8はパターンマッチング等の処理を行う演算部であり、CPU、ROM、RAMなどからなる。

【0004】図12は、従来のパターンマッチング方法の概要を示す説明図であり、9は画像メモリ6内の標準画像であり、10は位置決めマーク2の像（被検査パ

2

ターン）、11はリファレンスパターンメモリ7内の標準リファレンスパターンである。さて従来のパターンマッチング方法では、標準画像9のほとんどを含むサーチエリア12が設定され、このサーチエリア12内において、標準リファレンスパターン11と同一サイズ、同一情報量の照合エリア13を、矢印N1で示すように、標準画像9における1画素おきにずらしながら移動させ、各移動位置における照合エリア13と標準リファレンスパターン11とのマッチング率を求めてゆき、このマッチング率が最も高くなる位置を求め、この位置に基いて、被検査パターンの位置を特定するものであった。

【0005】

【発明が解決しようとする課題】しかしながら、上記従来技術では、広いサーチエリアの全画素数分についてマッチング率を計算してゆく必要があり、膨大な演算を要し、処理時間がかかりすぎるという問題点があった。

【0006】そこで本発明は、サーチエリアをできるだけ狭くして、処理時間を短縮できるパターンマッチング方法を提供することを目的とする。

【0007】

【課題を解決するための手段】上記目的を達成するため、本発明は第1の構成として、被検査パターンを含むカメラ画像を標準画像として画像メモリに格納するステップと、画像メモリ内の標準画像を縮小した縮小画像を縮小画像メモリに格納するステップと、縮小画像と同一の縮小率で標準リファレンスパターンを縮小した縮小リファレンスパターンと、縮小画像メモリの縮小画像とによりパターンマッチングを行い、マッチング率が高いエリアとその周囲をサーチエリアに設定するステップと、設定されたサーチエリア内において、標準リファレンスパターンと標準画像とによりパターンマッチングを行い、被検査パターンの位置を特定するステップを有する。

【0008】また第2の構成として、被検査パターンを含むカメラ画像を標準画像として画像メモリに格納するステップと、画像メモリ内の標準画像を直交2方向に投影した投影データを生成するステップと、この投影データと、標準リファレンスパターンを直交2方向に投影した投影リファレンスデータとをパターンマッチングして、マッチング率が高いエリアとその周囲のサーチエリアを設定するステップと、設定されたサーチエリア内において、標準リファレンスパターンと標準画像とによりパターンマッチングを行い、被検査パターンの位置を特定するステップを有する。

【0009】

【作用】上記第1の構成により、標準画像、標準リファレンスパターンを、それぞれ同一の縮小率で縮小した縮小画像、縮小リファレンスパターンとによりパターンマッチングが行われ、このパターンマッチング率が高いエリアとその周囲がサーチエリアとされる。また第2の構成により、投影データと投影リファレンスデータとによ

3

りパターンマッチングが行われ、このパターンマッチング率が高いエリアとその周囲がサーチエリアとされる。

【0010】したがって、第1、第2のいずれの構成によっても、本発明により設定されるサーチエリアは、従来のサーチエリアよりも格段に狭く、このサーチエリア内の演算量を激減させることができ、処理時間を短縮することができる。なお、本発明のサーチエリア設定に際し、第1の構成においては縮小画像、縮小リファレンスパターンによるパターンマッチングが行われ、第2の構成においては、投影データと投影リファレンスデータによるパターンマッチングが行われるものであるが、これらのマッチング処理は、従来の1画素ごとのマッチング処理と比べ、処理対象の情報量が圧倒的に少ないので、これらのマッチング処理に要する時間を含めても、従来手段よりも処理時間を大幅に短縮できる。

【0011】

【実施例】次に図面を参照しながら、本発明の実施例を説明する。なお、従来手段を示す図11、図12における構成要素と同様の構成要素については、同一符号を付すことにより説明を省略する。

【0012】さて図1は、本発明の第1実施例に係る認識装置のブロック図、図2は同パターンマッチング方法のフローチャート、図3、図4、図5は同パターンマッチング方法の工程説明図である。図1において、14は図2のフローチャートに沿ったプログラムが格納されているROM（リードオンリーメモリ）、15はこのプログラムを実行する上で必要なワークエリアなどが設けられているRAM（ランダムアクセスメモリ）、16はROM14内のプログラムを実行するCPU（中央処理装置）、17は画像メモリ6内の標準画像9を所定縮小率で縮小した縮小画像が格納される縮小画像メモリ、18はリファレンスパターンメモリ7に格納されている標準リファレンスパターン11を、パターンマッチングを始めるに先立ち上記所定縮小率で縮小した縮小リファレンスパターンが格納されている縮小リファレンスパターンメモリである。

【0013】次に図2のフローチャートに沿って、第1実施例のパターンマッチング方法を説明する。まずステップ1にて、CPU16はカメラ3で得られたアナログ画像をA/D変換器5でデジタル化して標準画像9として画像メモリ6に書き込む。次に、CPU16は画像メモリ6の標準画像9を所定縮小率で縮小して縮小画像メモリ17に書き込む。この縮小プロセスを、図3を参照しながら説明する。ここで第1実施例ではデータ量を9分の1に圧縮するものであるが、例えば16分の1や25分の1にするなど種々変更しても差し支えない。

【0014】さて図3（a）は標準画像9を示すものであり、iは横軸、jは縦軸であり、これらの横軸1、縦軸jは互いに直交する。そして、標準画像9は、横軸1方向にm列、縦軸j方向にn行の $m \times n$ 個の画素Gの集

4

まりからなる。そして、図3（b）は第1実施例の縮小にあたり抽出する画素（斜線部）を示すものである。即ち、 $m \times n$ 個の画素Gを、3行3列のセルB11、B21、…、B12、B22、…、に分割し、各セルB11、…の中央の画素C11、C21、…、C12、C22、…、の輝度値のみを代表値として抽出し、図3（c）に示すような $n/3$ 行 $m/3$ 列の画素C11、…からなる縮小画像を得るものである。ここで、図3（c）に示す縮小画像は、横軸1方向に $m/3$ 個、縦軸j方向に $n/3$ 個の画素を有するので、標準画像9の画素数 $m \times n$ 個に対し、9分の1の画像しかないことになる。なお、上述したように、25分の1に縮小するには、図3（b）に示したセルを5行5列とし、このセルの中央の画像を抽出すれば良い（ステップ2）。このように本実施例では、セルの中央の画素をそのまま代表値として抽出するようにしたが必ずしもセルの中央の画素の輝度値を代表値とする必要はなく、セルの他の位置の1画素の輝度値を代表値としても良い。また処理時間に余裕があれば、セルの全画素の輝度値について平均値を求めてこれを代表値としてもよい。

【0015】次にステップ3にて、縮小画像メモリ17中の縮小画像と、縮小リファレンスパターンメモリ18の縮小リファレンスパターンによりパターンマッチングを行う。このパターンマッチング自体は周知手段と同様であるので、説明を省略するが、上述のように縮小画像及び縮小リファレンスパターンは、標準画像及び標準リファレンスパターン11に比べ、データ量が9分の1となっているので、このパターンマッチングは短時間で終了できる。図4はこのパターンマッチングにおいて最も高いマッチング率が得られた状態を示し、19は縮小画像、20は照合エリア（縮小リファレンスパターンと同一サイズ）である。このとき照合エリア20の左上角点の座標P（H1、V1）が得られ、座標PはRAM15のワークエリアに書き込まれる。

【0016】次にステップ4にて、座標Pに基いてサーチエリアが設定される。図5はこのときの標準画像21などを示し、22は標準リファレンスパターンと同一サイズの照合エリアである。さて、図5において図4に示した座標Pに相当する照合エリア22の左上角点座標Q（H2、V2）は、CPU16が $H2 = 2 + 3 (H1 - 1)$ 、 $V2 = 2 + 3 (V1 - 1)$ により求める。そして、座標Qに左上角点が位置する照合エリア22の周囲に横軸1方向に長さa、縦軸j方向に長さbだけ拡張した鎖線で示す領域をサーチエリア23とする。ここで、長さaは照合エリア22の横軸1方向の長さの半分、長さbは同縦軸j方向の長さの半分とすればよい。このサーチエリア23は、従来手段を示す図12におけるサーチエリア12と比較すれば明らかなように、従来手段よりも格段に狭くなっている。

【0017】そして、上述のように狭いサーチエリア2

3内のみで標準画像21とリファレンスパターンメモリ18内の標準リファレンスパターン11とにより精密なパターンマッチングを行うものである(ステップ5)。このサーチエリア23は、ステップ3における最も高いマッチング率を示すエリアに対応するエリアを含み、しかもサーチエリアが狭く計算量が少ないため、精度が良好でしかも処理を短縮することができる。

【0018】次に図6~図10を参照しながら、本発明の第2実施例を説明する。図6は第2実施例に係る認識装置のブロック図であり、図6中、24は画像メモリ6 10内の標準画像を横軸1に投影した水平投影データSHが格納される水平投影データSHメモリ、25は同様に縦軸Jに投影した垂直投影データSVが格納される垂直投影データSVメモリ、26はパターンマッチングに先立ちリファレンスパターンメモリ7内の標準リファレンスパターン11を横軸1に投影した水平投影リファレンスデータRHが格納されている水平投影リファレンスデータRHメモリ、27は同様に縦軸Jに投影した垂直投影リファレンスデータRVが格納されている垂直投影リファレンスデータRVメモリである。

【0019】図7は第2実施例のパターンマッチング方法の流れを示すフローチャートである。まずステップ11にて上記第1実施例と同様に画像メモリ6内に標準画像が格納される。次にCPU16は、この標準画像から水平投影データSH(ステップ12)、垂直投影データSV(ステップ13)を生成し、それぞれ水平投影データSHメモリ24、垂直投影データSVメモリ25に格納する。

【0020】図8(a)~(c)は、上記両投影データSH、SVを生成する過程を示す。図8(a)は、三角形をなす被検査パターン10を含む標準画像21を示し、これを縦方向の1画素列Sについて輝度の累積値又は平均値を各画素列毎に求めると、図8(b)のような水平投影データSHが得られる。また同様に横方向の1画素列Tについて輝度の累積値又は平均値を各画素列毎に求めると図8(c)のような垂直投影データSVが得られる。さらに図8(d)は標準リファレンスパターン11の水平投影リファレンスデータRHであり、Pはその中心線、図8(e)は標準リファレンスパターン11の垂直投影リファレンスデータRV、Qはその中心線で 40ある。

【0021】次に図9(a)に示すように、水平投影データSHに水平投影リファレンスデータRHを重ね、矢印N1で示すようにわずかにずらしながらマッチング率を求めてゆく(ステップ14)。このパターンマッチングにより、位置P2で最も高いマッチング率が得られたならば、そのときの横軸1の座標LをRAM15のワークエリアに記憶させる。縦軸Jについても、垂直投影データSVと垂直投影リファレンスデータRVとでパターンマッチングを行い(ステップ15)、最も高いマッ 50

ング率が得られた位置Q2における縦軸Jの座標MをRAM15のワークエリアに記憶させる。ここで、これら投影されたデータ同士のパターンマッチングは、広いエリアにおける2次元画像同士のパターンマッチングに比べ、はるかに計算量が少なく短い処理時間しか要しない。

【0022】そして上述1座標L及びJ座標Mが得られたならば、図10において点(L、M)に標準リファレンスパターン11と同サイズの照合エリア22の中心を合わせ、以下この照合エリア22の周囲に図5(第1実施例)と同様に所定長さa、bだけ拡げた領域をサーチエリア23とする(ステップ16)。以後は第1実施例を示す図2のステップ5と同様の処理を行う(ステップ17)。

【0023】第2実施例は、第1実施例に対し、サーチエリア23を設定するまでのプロセスが相違するが、計算量が少ない投影データ同士のパターンマッチングにより、第1実施例と同じように処理時間を短縮できる。

【0024】

20 【発明の効果】本発明は、上述のように狭いサーチエリアを少ない演算により定め、この狭いサーチエリア内においてのみ、精密なマッチングを行うようにしているので、従来手段に比べ格段に処理時間を短縮できる。

【図面の簡単な説明】

【図1】本発明の第1実施例に係る認識装置のブロック図

【図2】本発明の第1実施例に係るパターンマッチング方法のフローチャート

30 【図3】(a)本発明の第1実施例に係るパターンマッチング方法の工程説明図

(b)本発明の第1実施例に係るパターンマッチング方法の工程説明図

(c)本発明の第1実施例に係るパターンマッチング方法の工程説明図

【図4】本発明の第1実施例に係るパターンマッチング方法の工程説明図

【図5】本発明の第1実施例に係るパターンマッチング方法の工程説明図

40 【図6】本発明の第2実施例に係る認識装置のブロック図

【図7】本発明の第2実施例に係るパターンマッチング方法のフローチャート

【図8】(a)本発明の第2実施例に係るパターンマッチング方法の工程説明図

(b)本発明の第2実施例に係るパターンマッチング方法の工程説明図

(c)本発明の第2実施例に係るパターンマッチング方法の工程説明図

(d)本発明の第2実施例に係るパターンマッチング方法の工程説明図

7

8

(e) 本発明の第2実施例に係るパターンマッチング方法の工程説明図

【図9】(a) 本発明の第2実施例に係るパターンマッチング方法の工程説明図

(b) 本発明の第2実施例に係るパターンマッチング方法の工程説明図

【図10】本発明の第2実施例に係るパターンマッチング方法の工程説明図

【図11】従来の認識装置のブロック図

【図12】従来のパターンマッチング方法の説明図

【符号の説明】

3 カメラ

6 画像メモリ

7 リファレンスパターンメモリ

11 標準リファレンスパターン

17 縮小画像メモリ

18 縮小リファレンスパターンメモリ

19 縮小画像

21 標準画像

22 照合エリア

23 サーチエリア

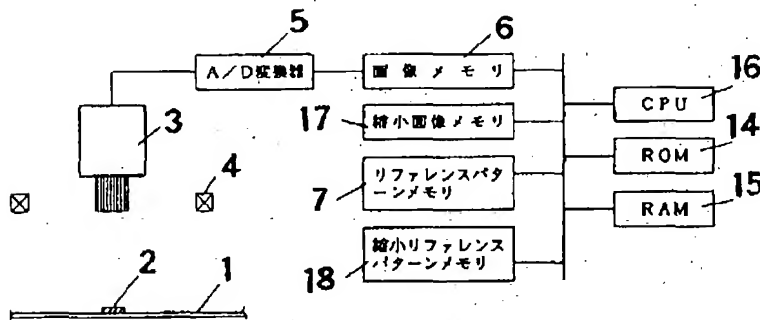
24 水平投影データSHメモリ

10 25 垂直投影データSVメモリ

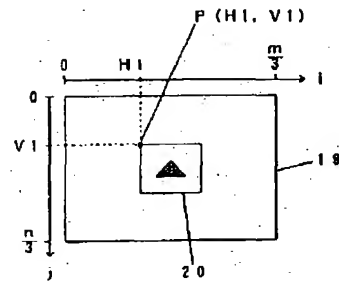
26 水平投影リファレンスデータRHメモリ

27 垂直投影リファレンスデータRVメモリ

【図1】



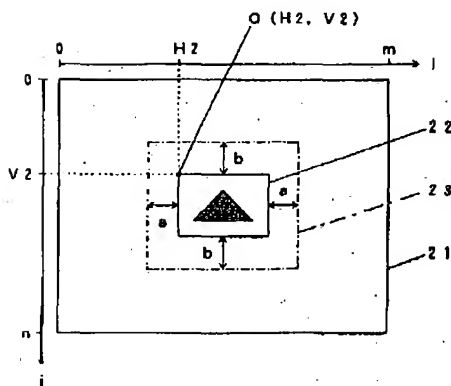
【図4】



19 縮小画像

3 カメラ

【図5】

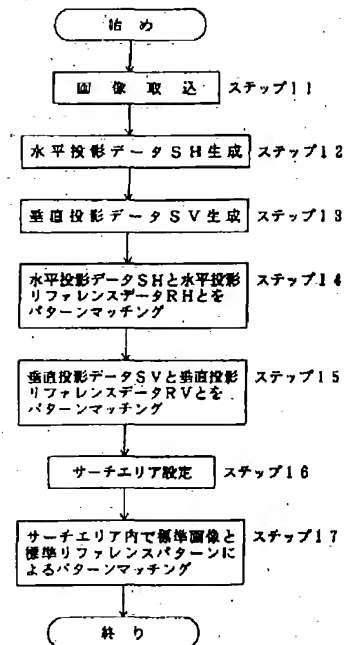


21 標準画像

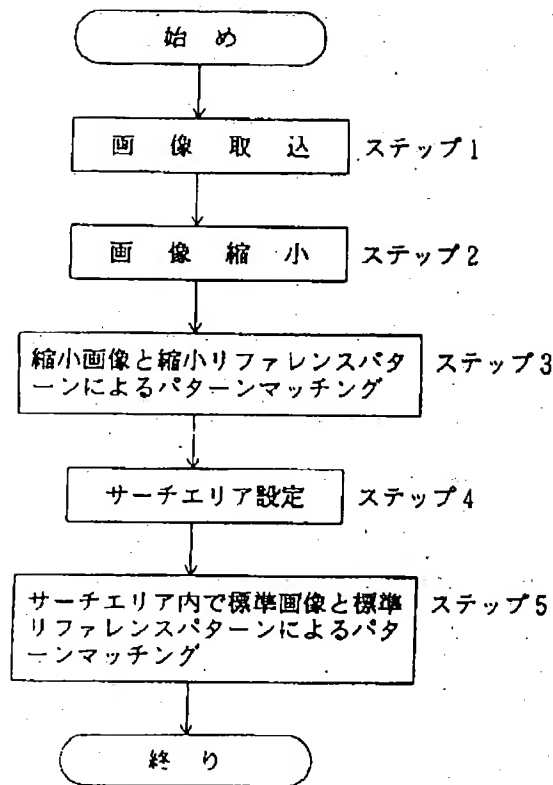
22 照合エリア

23 サーチエリア

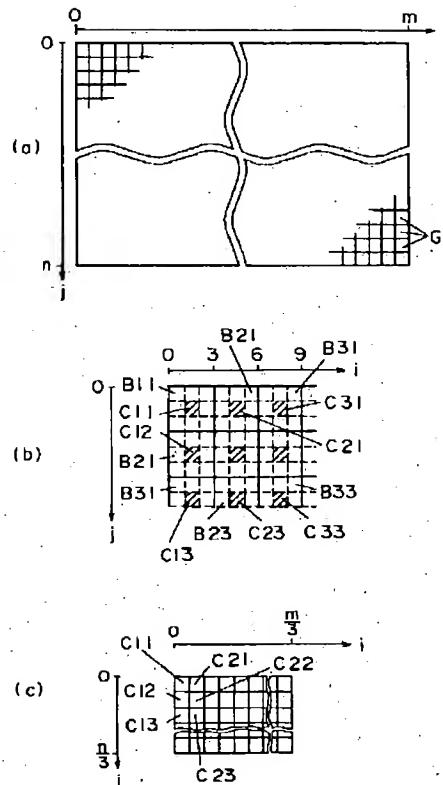
【図7】



【図2】



【図3】



【図6】

